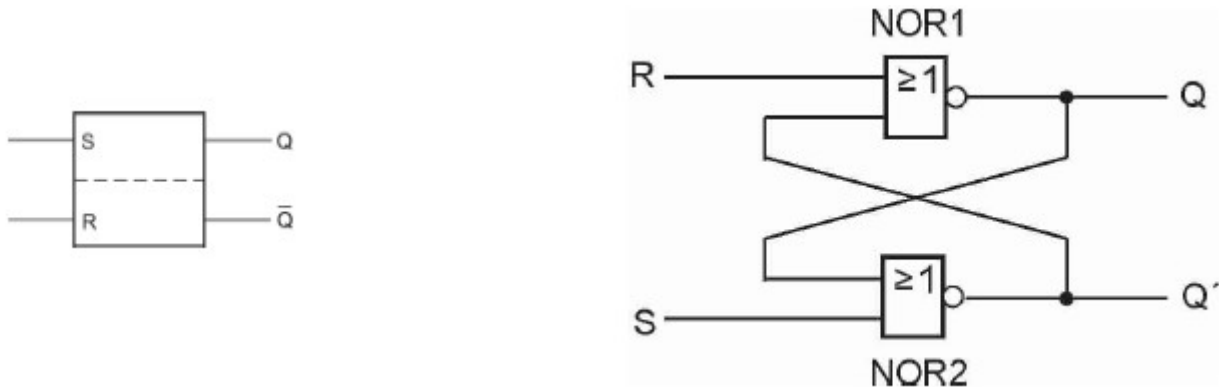


- **Das zugrundeliegende Schaltnetz: SR-Latch auf Basis zweier NOR-Schaltglieder**

Das SR-Latch, auch RS-Latch genannt, ist ein sehr einfaches Flipflop ohne Taktsteuerung mit zwei Eingängen R(Reset) und S(Set):



*Wegen der Gefahr des Flimmerns nach dem Rückschalten von  $R = S = 1$  auf  $R = S = 0$  gilt das gleichzeitige Setzen und Rücksetzen als verboten.*

*Quelle: Computersysteme I (2017), Kapitel 3.2 Speicherglieder*

- **Die Hades Simulation:**

Im als letzte Seite angehängten Screenshot sind links die beiden Eingangssignale für  $R$  und  $S$  zu sehen, rechts findet man die beiden Ausgangssignale für  $Q$  und  $\bar{Q}$ . Wie auch in den anderen Simulationen dieser Reihe bedeutet die Farbe cyan, dass sich das Schaltnetz im undefinierten Startzustand befindet und durch Klick auf die Schalter die Werte 1 (rot) und 0 (grau) gesetzt werden können.

Die beiden NOR-Schaltglieder sind kreuzweise rückgekoppelt. Durch Klick auf die Schalter für  $R$  und  $S$  lässt sich das Latch bedienen und das Schaltverhalten beobachten. Das oben erwähnte Flimmern bei gleichzeitigem Rücksetzen/Setzen lässt sich beobachten, wenn man statt der beiden Eingangssignale ein einziges benutzt, das mit beiden NOR verbunden ist, damit kann man tatsächliche Gleichzeitigkeit erreichen und das auftretende Flimmern feststellen.

- **Die Simulation besteht aus folgenden Komponenten:**

- 2 Ipins (switch)
- 2 NOR2
- 2 Opins (LED)

