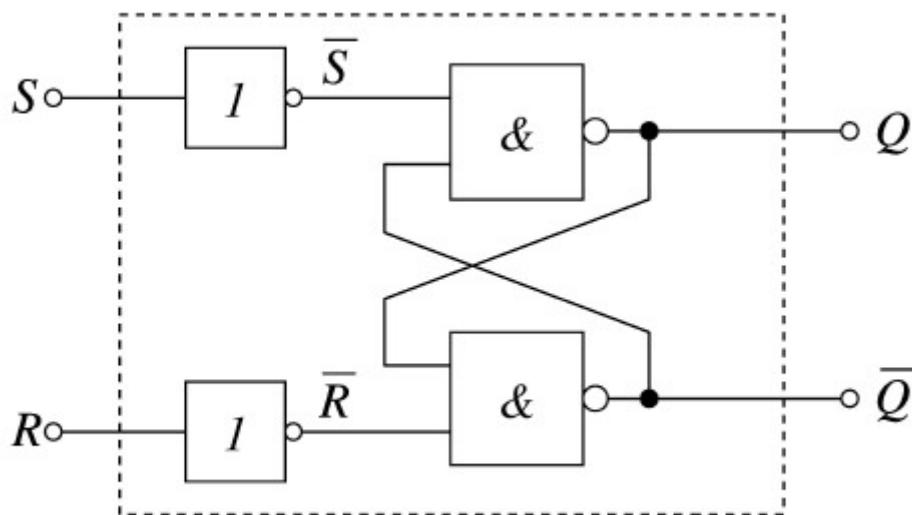


- **Das zugrundeliegende Schaltnetz: Selbsttestaufgabe 3.2**

Man kann das SR-Latch auch mittels zweier NAND-Gatter aufbauen. Welche Zusatzschaltung muss man dann für die Signale R und S vorsehen, damit die Funktionsweise identisch zu der des SR-Latch mit NOR-Gattern ist?

Musterlösung:

Man muss die beiden Steuersignale invertieren (siehe folgende Abbildung), denn wenn zum Beispiel /S den Wert 0 hat (dies passiert genau dann wenn S = 1) geht der Ausgang des oberen NAND-Gatters auf 1, und das Flipflop ist gesetzt.



Quelle: Computersysteme I (2017), Kapitel 3.2 Speicherglieder

- **Die Hades Simulation:**

Der als letzte Seite angehängte Screenshot zeigt das SR-Latch auf Grundlage zweier NAND-Schaltglieder im gesetzten Zustand, zu erkennen am roten Schalter (=1) für S und grauen (=0) Schalter für R. Durch Klick auf die Schalter für S und R kann das Verhalten des Latches beobachtet werden. Das auch beim SR-Latch auf Basis zweier NOR (siehe Simulation 20 dieser Reihe) beschriebene Flimmern, das bei gleichzeitigem Setzen/Rücksetzen passiert, kommt auch beim SR-Latch auf Basis zweier NAND vor. Beobachten kann man es, wenn man z.B. statt der beiden Eingangssignale nur ein einziges benutzt, das mit beiden Invertern verbunden ist, sodass eine tatsächliche Gleichzeitigkeit beim Schalten auftritt.

- **Die Simulation besteht aus folgenden Komponenten:**

- 2 Ipins (switch) ◦ 2 Opins (LED)
- 2 NAND ◦ 2 INV (small)