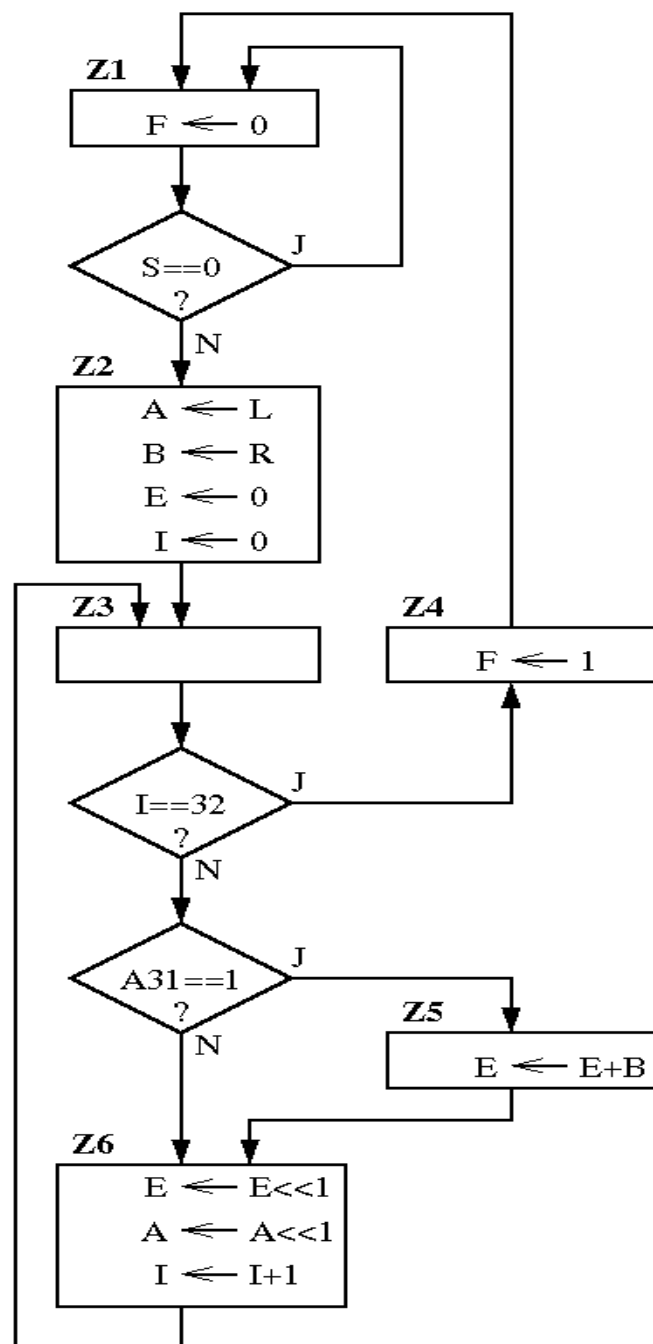


- **Das zugrundeliegende Schaltnetz: Ehemalige Klausuraufgabe**

Gegeben sei das folgende ASM-Diagramm eines komplexen Schaltwerks, wobei die Eingabe aus zwei vorzeichenlosen 32-stelligen Binärzahlen L und R sowie einem Startsignal S besteht, es Register für Zahlen A , B , E , I und F gibt, und die Ausgabe aus dem Wert des Registers F besteht sowie aus dem Wert des Registers E , wenn das Ende von Zustand $Z4$ erreicht wird, d.h. wenn der Inhalt des Registers F auf 1 gesetzt wird. Das Schaltwerk berechnet in E das Produkt aus L und R , wobei alle Register und die Arithmetik breit genug sein sollen, dass kein Überlauf stattfindet. Mit A_{31} ist das Bit 31 des Registers A mit Wertigkeit 2^{31} gemeint.



a) Vervollständigen Sie die Tabelle des Steuerwerks, wobei lediglich die Steuersignale für die Register betrachtet werden.

Hinweis: Jedes Register verfügt über einen Steuereingang $S_{\text{Registername}}$, mit dem die Datenübernahme am Ende eines Zustands gesteuert wird. Eine 1 an diesem Steuereingang bewirkt die Übernahme des Wertes am Eingang des betreffenden Registers.

	Z_1	Z_2	Z_3	Z_4	Z_5	Z_6
S_A						
S_B						
S_E						
S_I						
S_F						

b) Geben Sie weiterhin an, wie viele Statussignale das Steuerwerk empfängt, und wie viele Steuersignale zur Steuerung von Multiplexern im Operationswerk das Steuerwerk erzeugt. Hierbei soll auch bei Multiplexern mit mehr als zwei Wegen nur jeweils 1 Steuersignal gezählt werden.

Statussignale	
Steuersignale für Multiplexer	

c) Geben Sie an, wie viele Einheiten wie Addierer, Subtrahierer usw. jeweils im Operationswerk benötigt werden, wenn dieses gemäß der Vorgehensweise im Kurstext aufgebaut wird.

Vergleicher für Binärzahlen	
Addierer	
Subtrahierer	
Shifter um 1 Stelle	
Register	
Multiplizierer	

d) Bleibt bei einer Verlagerung der Zuweisung $I = I + 1$ von Zustand Z_6 nach Zustand Z_3 die Funktionalität des komplexen Schaltwerks erhalten?

- **Die Musterlösung:**

a)

	Z_1	Z_2	Z_3	Z_4	Z_5	Z_6
S_A	X	1	0	X	0	1
S_B	X	1	0	X	0	0
S_E	X	1	0	0	1	1
S_I	X	1	0	X	0	1
S_F	1	0	0	1	0	0

b) Es werden 3 Statussignale empfangen, da es im ASM-Diagramm drei Entscheidungsboxen gibt. Es werden 4 Steuersignale für Multiplexer erzeugt, da die Register A, E, I, F jeweils in mehr als einem Zustand auf der linken Seite einer Zuweisung vorkommen, während das Register B nur im Zustand Z2 auf der linken Seite einer Zuweisung vorkommt.

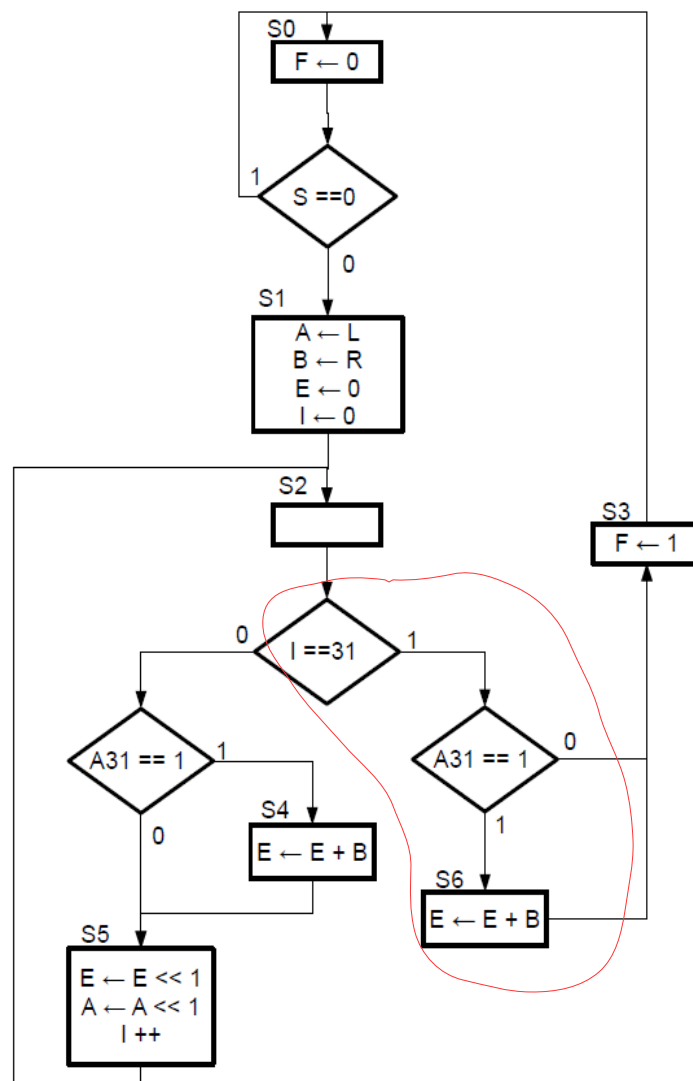
c) Es werden 3 Vergleiche zur Realisierung der drei Entscheidungsboxen benötigt, wobei man auf den dritten Vergleich verzichten kann, da hier eine 1-Bit-Zahl mit dem Wert 1 verglichen wird. Man braucht 2 Addierer für die Additionen in den Zuständen Z5 und Z6. Man braucht 2 Shifter für die entsprechenden Operationen im Zustand Z6. Man braucht 5 Register für die fünf Variablen A, B, E, I, F. Subtrahierer und Multiplizierer werden nicht benötigt.

d) Ja, die Funktionalität bleibt erhalten. Beim Erreichen des Zustands Z3 hat die dort ausgeführte Zuweisung auf die direkt nachfolgende Entscheidungsbox noch keine Auswirkung, da ja erst am Ende des Zustands Z3 der neue Wert in das Register I geschrieben wird. Insofern hat es wie beim unveränderten ASM-Diagramm beim i-ten Erreichen der Entscheidungsbox nur $i - 1$ wirksame Zuweisungen gegeben.

- Die ASM Simulation:

wichtig:

Beim Erstellen der Simulation fiel auf, dass das ASM-Diagramm der Aufgabenstellung einen Fehler enthält, das Produkt $L \cdot R$ wird nicht korrekt berechnet. Da dieser Fehler aber keinen Einfluss auf die Musterlösung hat, bzw. die Fragestellung der Teilaufgaben nicht betrifft und die Altklausur inklusive dieses Fehlers in der Fachschaft (<http://www.fernuni-hagen.de/FACHSCHINF/>) angeboten wird, wurde der Fehler für die Bearbeitung der Aufgabe vorerst missachtet. Für die Erstellung der im Folgenden vorgestellten Simulation allerdings wurde er folgendermaßen behoben:



Mit der Abfrage $I == 32?$ wurde E einmal zu oft geschiftet und das Ergebnis war falsch. Einfach nur die Abfrage auf $I == 31?$ zu ändern hätte nicht ausgereicht, weil dann das Bit a_0 nicht getestet würde. Um dies abzufangen wurde eine zusätzliche Entscheidungsbox mit Zustand eingefügt, siehe Abbildung. Auf Grundlage dieses überarbeiteten, nun korrekt funktionierenden Diagramms wurde die Simulation entwickelt.

Der als letzte Seite angehängte Screenshot zeigt die Umsetzung des korrigierten ASM-Diagramms mit dem ASM-Simulator. Initial wurden $S = 1$, $L = 5$ und $R = 3$ gesetzt. Möchte man L,R mit anderen Werten belegen, kann man das über das untere Feld *Register Configuration* tun, dort im entsprechenden Feld den gewünschten Wert eintragen und mit Klick auf *Save* bestätigen. Die für den Simulator standardmäßige Registerbreite von 8 Bit wurde für diese Simulation auf 32 Bit erweitert, diese Änderung erfolgt über den Menüpunkt *Edit* \rightarrow *Register Size*.

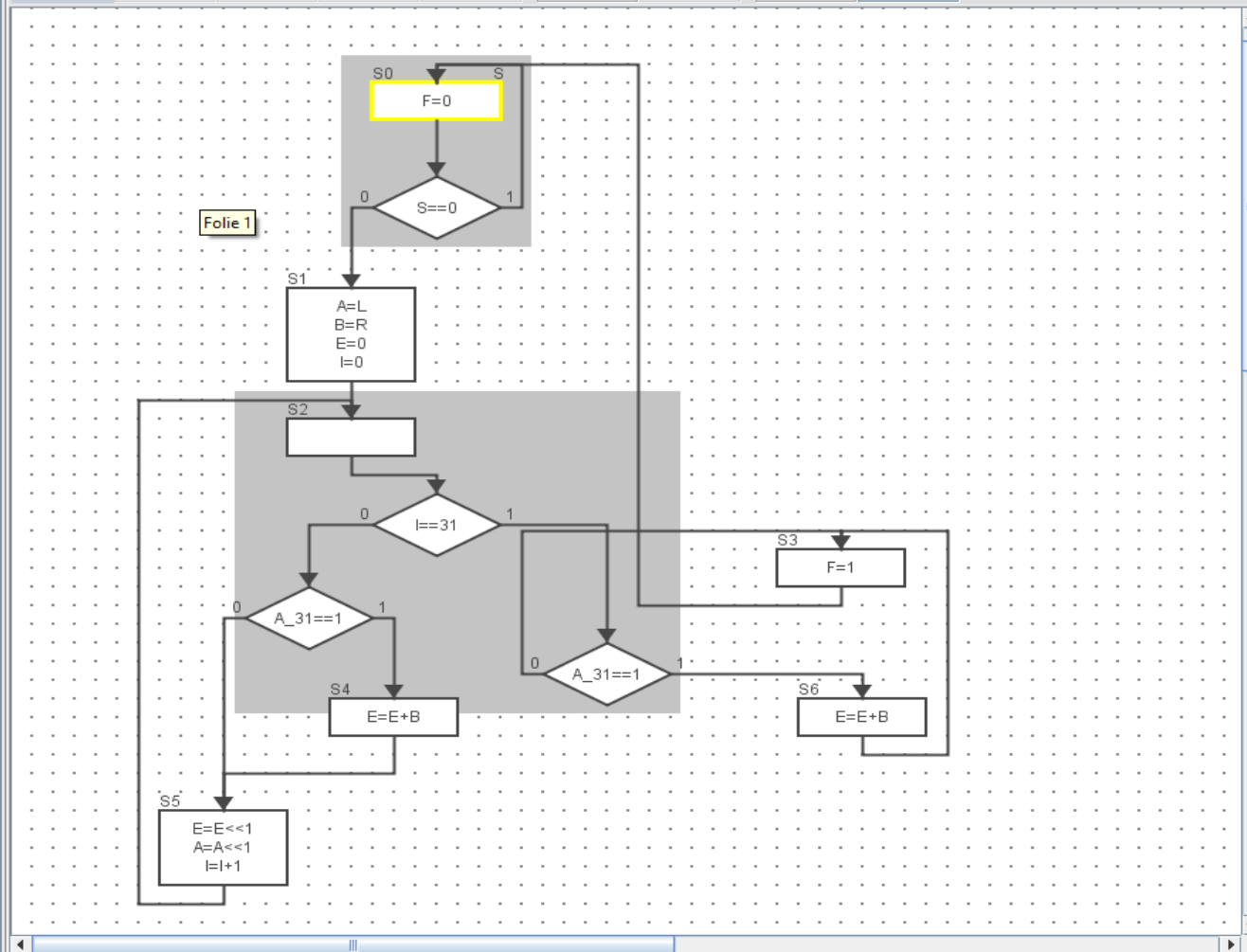
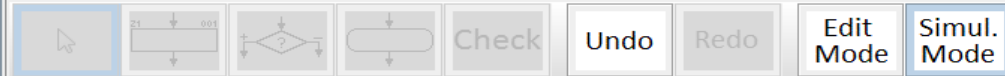
Wie auch in den anderen Simulationen aus der Reihe *Simulationen mit dem ASM-Simulator* simuliert man das taktweise Vorgehen durch wiederholten Klick auf *step fwd* im rechten Feld *ASM Simulation* und kann dann die Registerbelegungen verfolgen.

Möchte man nun für die Teilaufgabe d) die Zuweisung $I \leftarrow I + 1$ von Z6 nach Z3 (also von S5 nach S2) verlegen, wechselt man in den Editiermodus (durch Klick auf *Edit Mode* im oberen Bereich). Doppelklick auf einen Zustand öffnet ein Eingabefenster, in dem die Zuweisungen in RTL-Notation wunschgemäß angepasst und mit Klick auf *Save* bestätigt werden können.

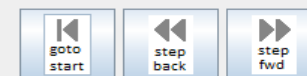
- **Die Simulation besteht aus folgenden Komponenten:**

- 7 Zustandsboxen
- 4 Entscheidungsboxen

Algorithmic State Machine Diagram Workspace



ASM Simulation



register	cycle # : state id	
	0 / S0	
A	0	
B	0	
E	0	
F	0	
I	0	
L	5	
R	4	
S	1	

Register Configuration (Register Size: 32 bit)

A: Save
 B: Save
 E: Save
 F: Save
 I: Save
 L: Save
 R: Save
 S: Save